

COMPUTAEX presenta en las Jornadas SARTECO sus avances en optimización de código para dispositivos IoT

• Fri, 27/06/2025



La Sociedad de Arquitectura y Tecnología de Computadores ([SARTECO](#)) ha celebrado del 25 al 27 de junio en Sevilla, las [Jornadas SARTECO](#), un evento que ha integrado la trigésimo quinta edición de las Jornadas de Paralelismo ([JP2025](#)) y la novena edición de las Jornadas de Computación Empotrada y Reconfigurable ([JCER2025](#)). Este encuentro se ha consolidado como un referente nacional, al fomentar la colaboración entre grupos de investigación y promover la transferencia tecnológica al sector industrial.

D. Miguel Baños, técnico del Centro de Supercomputación de Extremadura ([COMPUTAEX](#)), ha presentado los resultados de la investigación "[Técnicas de optimización para el tiempo de ejecución en SBCs ARM](#)" desarrollada en colaboración con D. Jorge Cancho, y los doctores D. Javier Corral y D. Juan Antonio Rico, todos ellos pertenecientes al Grupo de Investigación de COMPUTAEX, así como con el catedrático D. Félix García, de la Universidad de Castilla-La Mancha.

La publicación expone cómo, en los últimos años, se ha producido un notable incremento en el número de dispositivos IoT desplegados en proyectos de muy diversa índole, que van desde edificios y ciudades inteligentes (Smart Buildings y Smart Cities) hasta aplicaciones en los sectores agrícola e industrial. Este crecimiento ha conllevado un aumento significativo del consumo energético asociado a dichos dispositivos, lo que ha convertido en una prioridad la mejora del rendimiento del software y la reducción de los tiempos de ejecución. Sin embargo, siguen siendo escasas las iniciativas centradas en la formación de desarrolladores en técnicas de programación eficiente. En este contexto, la investigación propone una metodología orientada a la optimización del tiempo de ejecución, aplicada en el dispositivo ASUS Tinker Board 2S, un Single Board Computer (SBC) con arquitectura ARMv8 de 64 bits, ampliamente utilizado en entornos IoT. Para ello, se han seleccionado y analizado siete técnicas de optimización de software orientadas a la mejora del rendimiento, que han permitido alcanzar reducciones del tiempo de ejecución de hasta un 92 % en comparación con las optimizaciones automáticas aplicadas por el compilador GCC (GNU Compiler Collection).

Source

URL:<https://web.computaex.es/en/noticias/27062025-computaex-presenta-jornadas-sarteco-sus-avances-optimizacion-codigo-dispositivos>