



I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

NUEVAS TENDENCIAS EN HPC

Trujillo, 11 Junio de 2012
joseluis.gonzalez@cenits.es

NUEVAS TENDENCIAS EN HPC

- 1.- BREVE EVOLUCIÓN HISTÓRICA
- 2.- 10 PREDICCIONES EN HPC
- 3.- SUPERCOMPUTADORES
- 4.- ARQUITECTURA ARM Y GPUS
- 5.- EFICIENCIA ENERGÉTICA
- 6.- OPEN PETA/EXASCALE SOFTWARE
- 7.- CONCLUSIONES

1.- BREVE EVOLUCIÓN HISTÓRICA

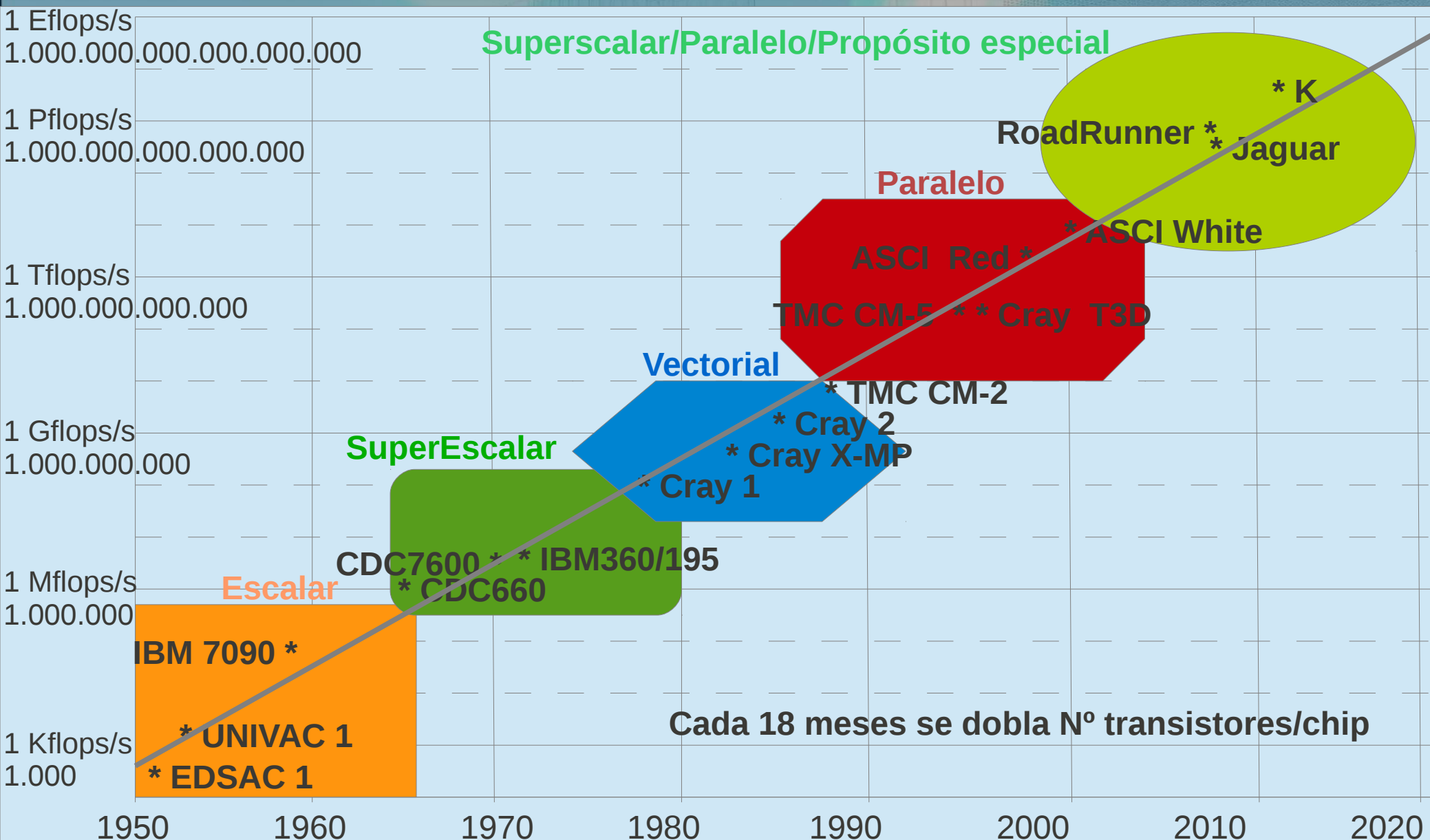
- 1950~hoy: Revisión en términos de performance
- Performance HPC: ops. punto flotante/seg. (Flops/s)
- Ops. + y * de 64 bits
- Antes de los 50: ordenadores de 1 Kflops/s (1.000 Flops/s) secuenciales que inician una op. cuando acaba la anterior

1.- BREVE EVOLUCIÓN HISTÓRICA

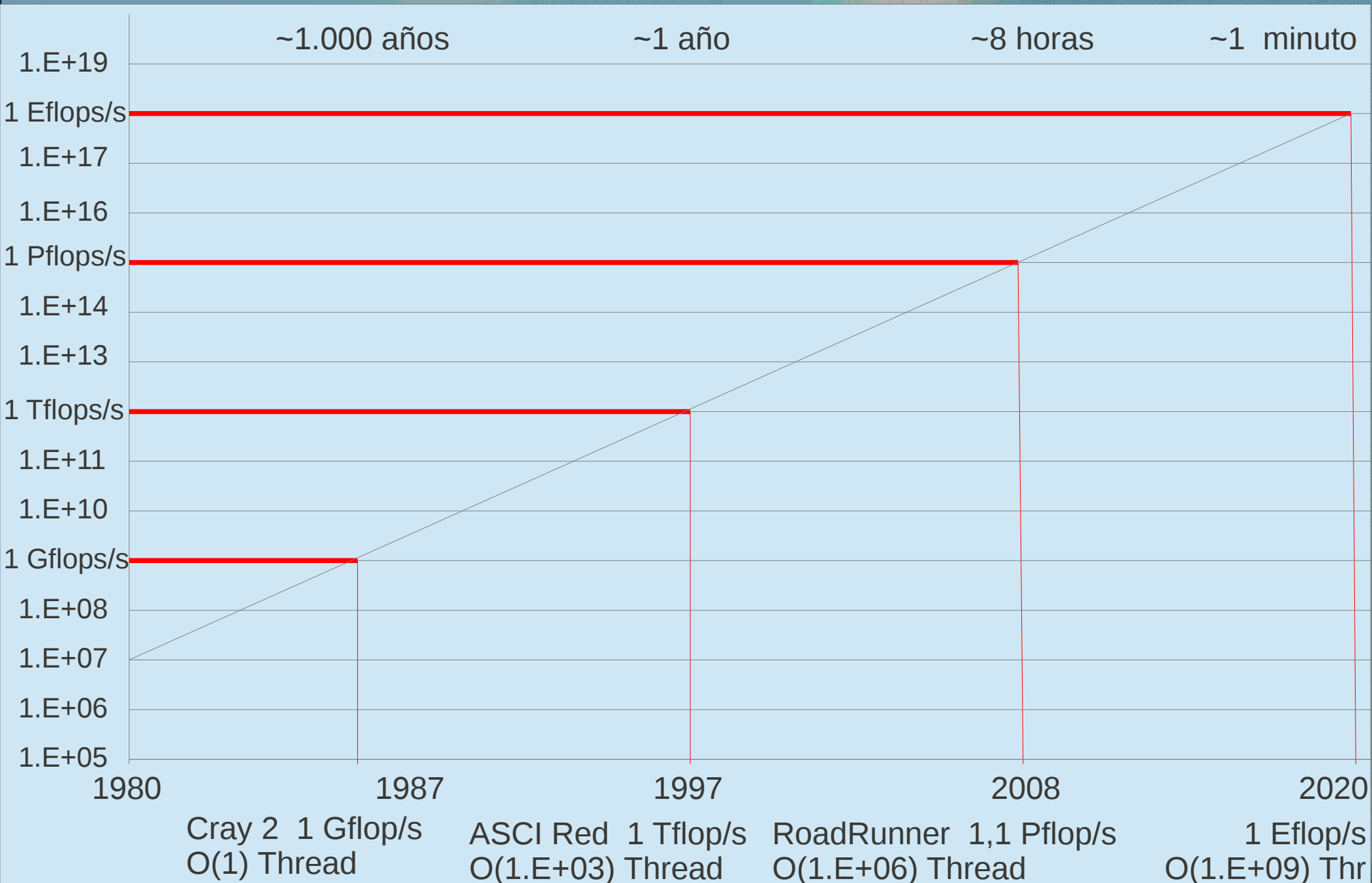
- 1970:~: gran mejora performance 1 Mflops/s (1.000.000 Flops/s) con instrucciones superescalares (tipo RISC actuales). Ejecutan múltiples instrucciones y partes de instrucciones simultáneamente
- 1980:~: Computación vectorial. Idea *vector computing*: lanzamiento una instrucción implica secuencia de datos completa. Cray: performance 1 Gflops/s (1.000.000.000 Flops/s)
- 1990:~: ordenadores paralelos de cientos a miles de procesadores con performance 1 Tflop/s (1.000.000.000.000 Flops/s)

1.- BREVE EVOLUCIÓN HISTORICA

- 2000:~: ordenadores superescalares en torno a Pflop/s. Son máquinas paralelas de propósito especial
- Desde 1993:~: www.top500.org 500 ordenadores más potentes del mundo actualizados cada 6 meses (Nov-Jun)
- Benchmark: LINPACK que resuelve sistema de ecuaciones lineales $Ax=b$. Matriz más densa y grande posible. Medir escalabilidad: a medida que crece tamaño del problema crece la velocidad de ejecución hasta asíntota que es pico del performance



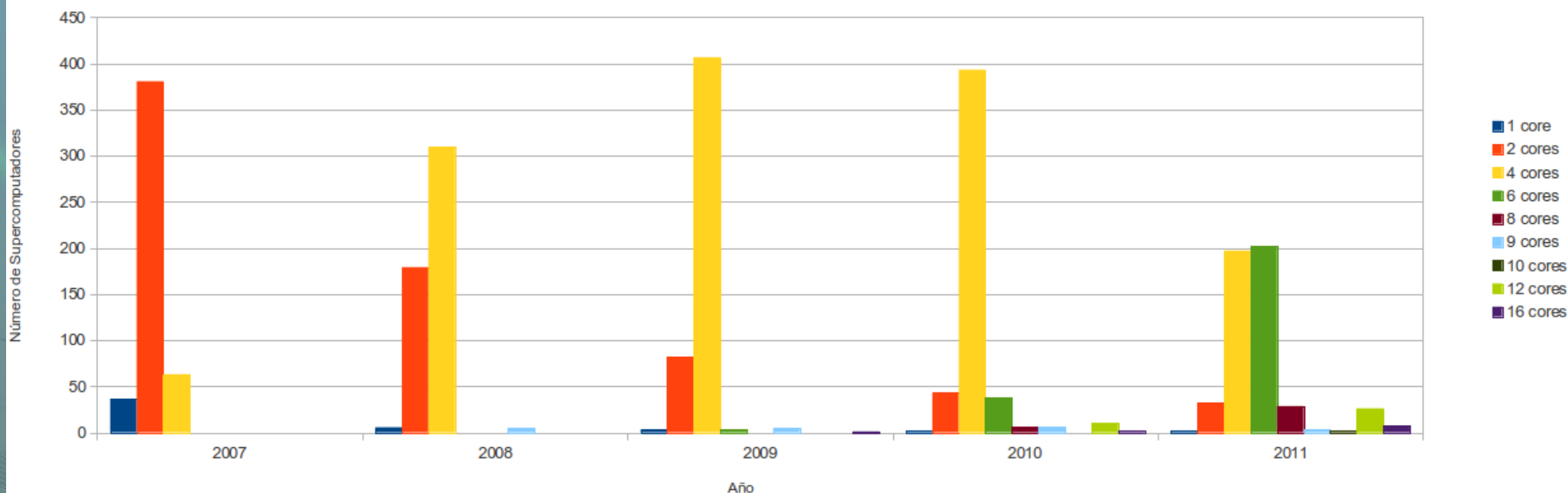
1941	1 floating Point operation por segundo (Flop/s)
1945	100
1949	1.000 (1 KFlop/s)
1951	10.000
1961	100.000
1964	1.000.000 (1 Mflop/s)
1968	10.000.000
1975	100.000.000
1987	1.000.000.000 (1 Gflop/s)
1992	10.000.000.000
1993	100.000.000.000
1997	1.000.000.000.000 (1 Tflop/s)
2000	10.000.000.000.000
2007	478.000.000.000.000 (478 Tflop/s)
2008	1.000.000.000.000.000 (1 Pflop/s)
2011	10.000.000.000.000.000



PROCESADORES

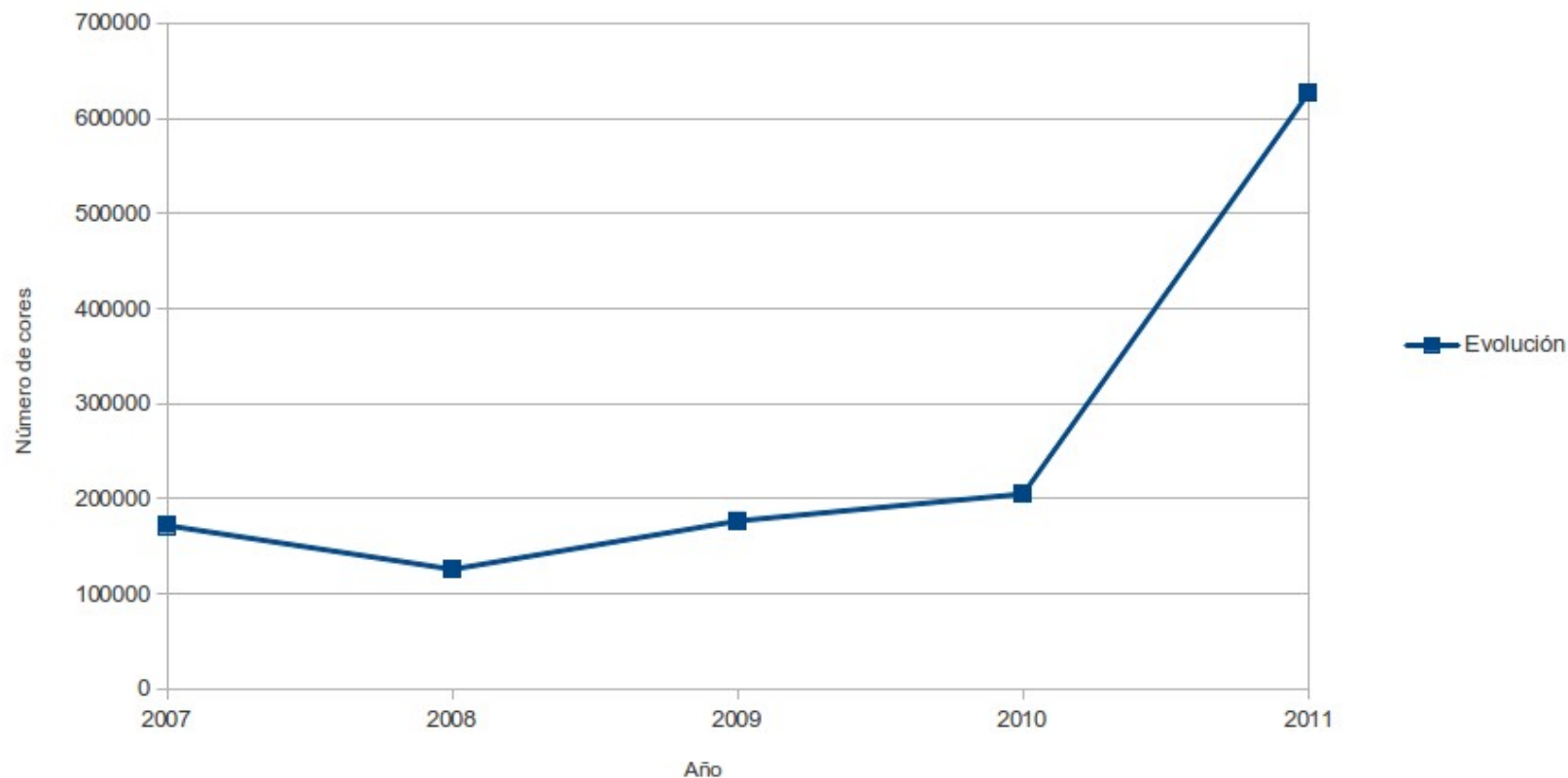
- 71% Intel; AMD el 13%; IBM sobre el 7% y el resto otros

Evolución de Cores por Sockets



PROCESADORES

Evolución de cores del primer clasificado en el Top500



Nº cores Top 1(último lustro)
I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

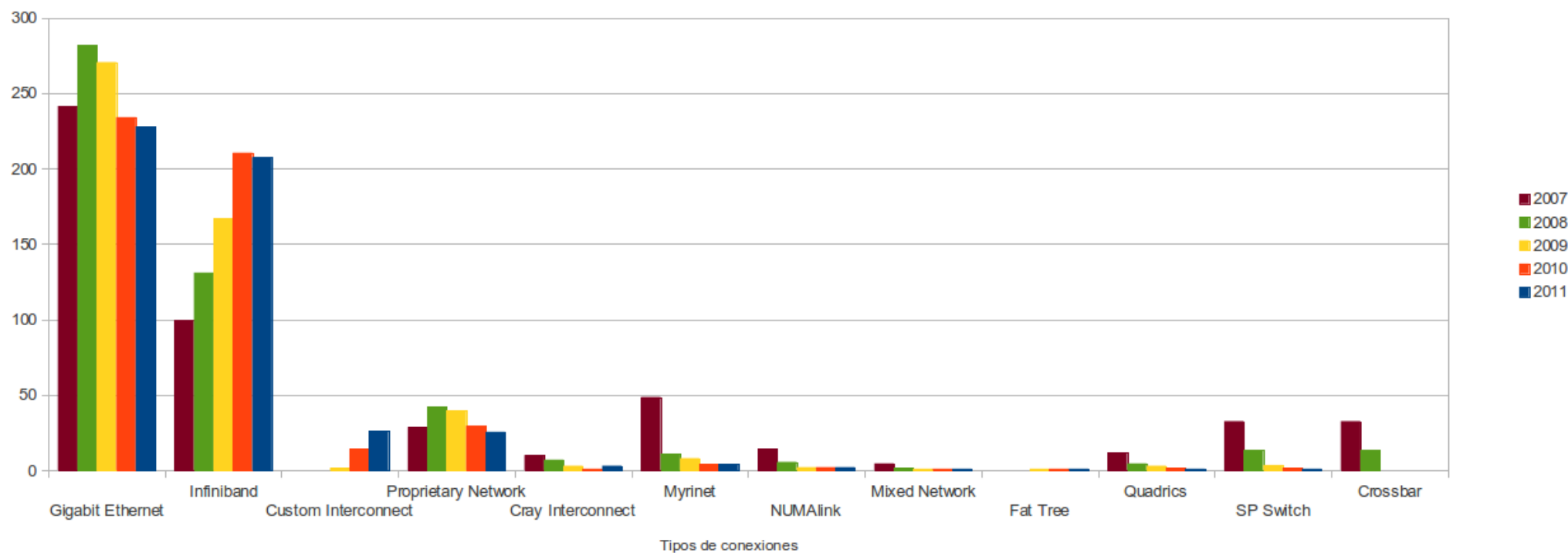
Trujillo, 11 Junio de 2012

INTERCONEXIÓN

- GigE no la mejor opción para las interconexiones en un supercoputador, pero sí la menos cara. Infiniband es muy usado y también se usan Myricom y Quadrex
- Enero 2012 Intel compró a Qlogic la línea de producto Infiniband para impulsar Exascale antes de 2018

INTERCONEXIÓN

Tipos de Conexiones

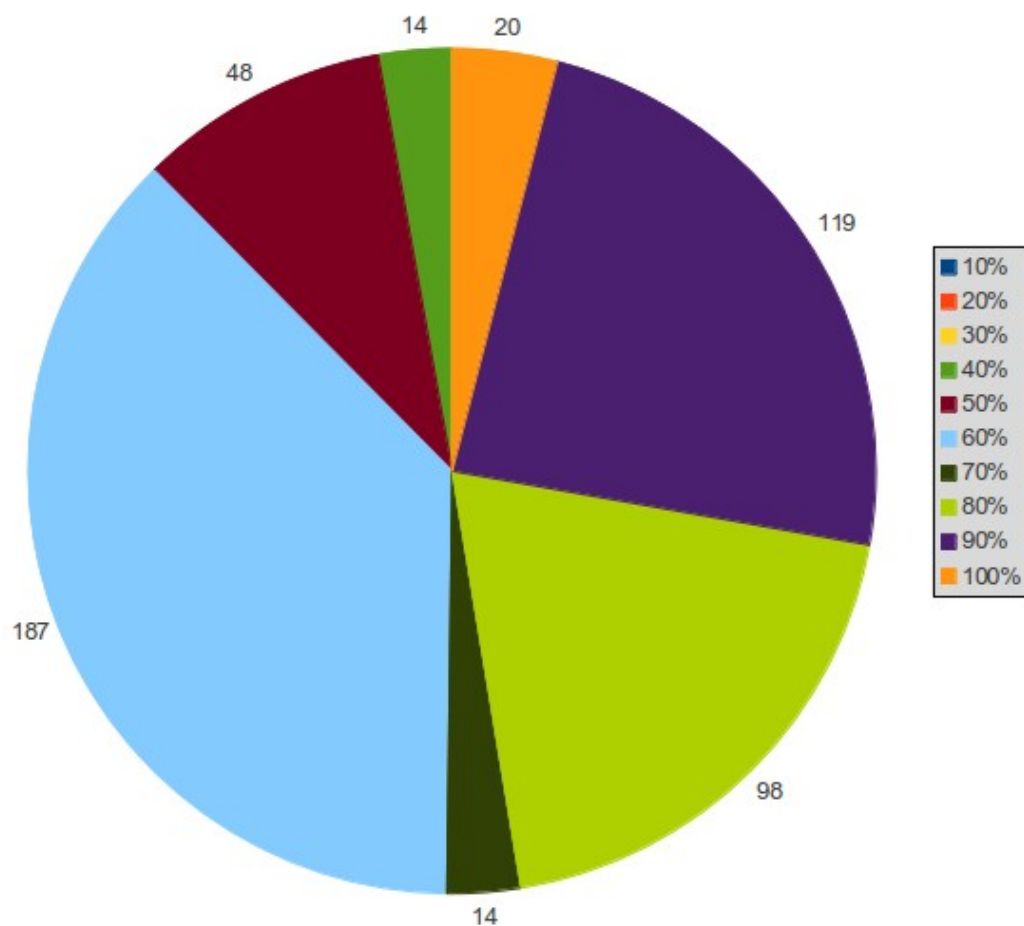


EFICIENCIA

- Eficiencia: ratio para alcanzar el performance en un supercomputador. Performance teórico: N° ops/ciclo y N° procesadores y cores. Performance actual el del LINPACK
- Eficiencia (no energética) de cada supercomputador en la ejecución de LINPACK. Ratio entre el valor máximo de cómputo (R_{max}) y el valor teórico de cómputo (R_{peak})

EFICIENCIA

Número de Supercomputadores del Top500 por porcentaje de eficiencia en 2011



I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

POTENCIA vs. EFICIENCIA

- Flops/s vs. Watts
- Requerimientos de potencia eléctrica: cantidad de potencia o electricidad necesaria para ejecutar una máquina
- Medir el consumo cuando se ejecuta el bechmark
- Ejemplos de Google y otros CPDs a orillas de rios y en el mar

TENDENCIAS: GATES, CORES, CYCLE TIMES, MANY-CORE TIMES Y GPUS

- Líneas más activas para incrementar performance:
 - Aumentar circuitos por chip
 - Incrementar tiempo de ciclo
- N° de transistores sigue doblándose cada 18-24 meses
- Tiempo de ciclo no puede seguir mejorando e incluso puede bajar

2.- 10 PREDICCIONES EN HPC

- Economía global en HPC sigue creciendo
- En 2010 creció el 10% alcanzando 9,5 billones de \$
- Previsión de crecimiento aprox. 7% próximos 5 años
- Bala de plata contra la crisis?

2.- 10 PREDICCIONES EN HPC

- Mayores retos para los datacenter:
 - Potencia
 - Enfriamiento
 - Gestión del sistema
 - Almacenamiento y gestión de datos crece en importancia
 - Software: top para muchos usuarios
 - SSDs (Solid-State Drive) alcanzarán su momento
 - GPUs son los tractores
 - Carrera mundial en Petascale a plena velocidad

2.- 10 PREDICCIONES EN HPC

42st HPC User Forum meeting September 2011 (IDC)

- 1.- La ¿recuperación? económica mundial restaurará el crecimiento de HPC
- 2.- La batalla por el liderazgo del HPC será cada vez más global y estratégica
- 3.- Más aplicaciones en todo el mundo real se ejecutarán a velocidades Petaflop

2.- 10 PREDICCIONES EN HPC

- 4.- Mayor énfasis en el software (¡¡por fin!!)
- 5.- “Guerras” de procesadores alternativos continuarán activas.
- 6.- La carencia de expertos en HPC continuará creciendo
- 7.- Cloud crecerá lentamente en HPC, pero encontrará varios nichos?

2.- 10 PREDICCIONES EN HPC

8.- Mercado del almacenamiento HPC continuará creciendo más rápidamente que el mercado de los servidores HPC

9.- Infiniband continuará ocupando mercado mientras Ethernet continuará siendo el líder

10.- Bajo consumo energético y capacidad de enfriamiento se convertirán en la mayor preocupación

2.- 10 PREDICCIONES EN HPC

Petascale:

- Performance > 1 Petaflops/s (1.000 billones de operaciones en coma flotante por segundo 1.000.000.000.000.000)
- Está haciendo avanzar a los científicos de manera espectacular, contribuyendo a mejorar la calidad de vida en el planeta. Simulación climática, simulaciones nucleares, cosmología, química cuántica, simulaciones cerebro, ciencia de fusión, etc
- Nov. 2007 BlueGene/L System (IBM) 480 Tflop ($\frac{1}{2}$ PFlop)

Exascale: 2.- 10 PREDICCIONES EN HPC

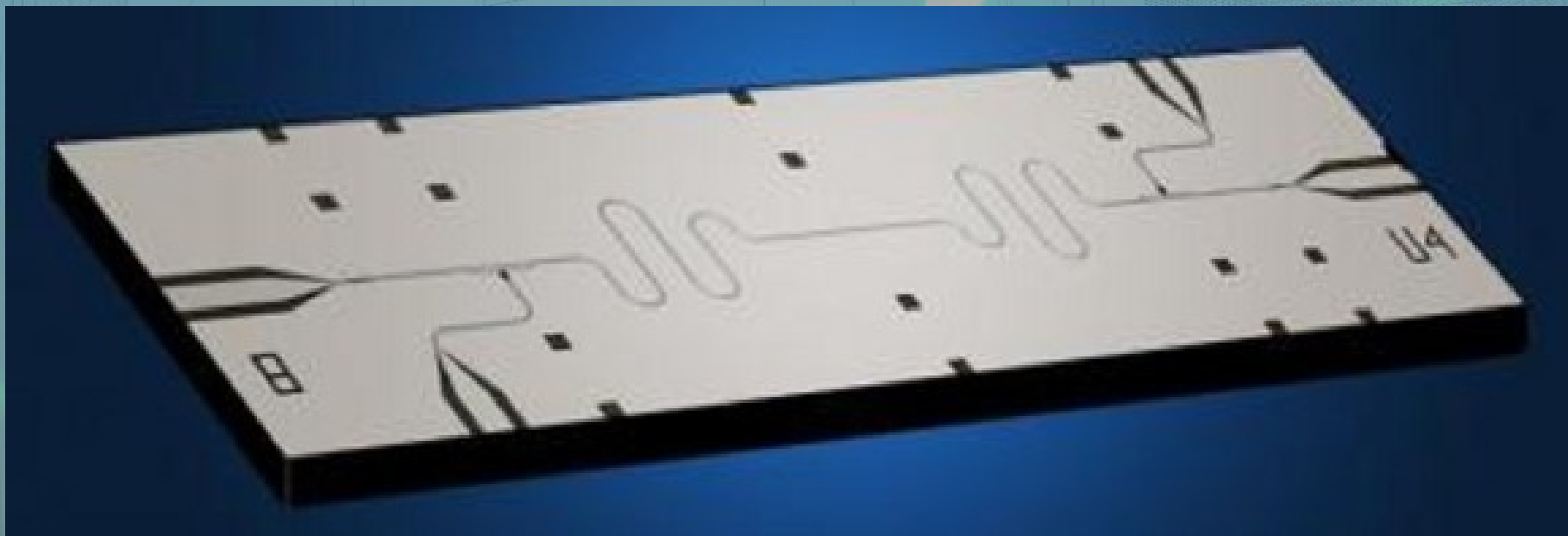
- Exa prefijo para el trillón de operaciones en coma flotante por segundo 1.000.000.000.000.000.000
- Una necesidad crítica para 2018 y ya identificada como reto de competitividad nacional en USA, UE, Asia, India, etc
- Potencia y fiabilidad necesitan nuevas soluciones cuando se dispone de miles o millones de procesadores
- Investigación básica, biología, ciencia de la tierra, ingeniería, ciencia de materiales, energía y seguridad nacional

2.- 10 PREDICCIONES EN HPC

Computación Cuántica:

- Nuevo paradigma computacional basado en una máquina de Turing cuántica, que usa qubits o bits cuánticos y requiere nuevos algoritmos cuánticos
- Límite de la ley de Moore. Entrelazamiento cuántico y superposición
- Con origen en los años 80, hasta la primera máquina comercial en 2011

2.- 10 PREDICCIONES EN HPC

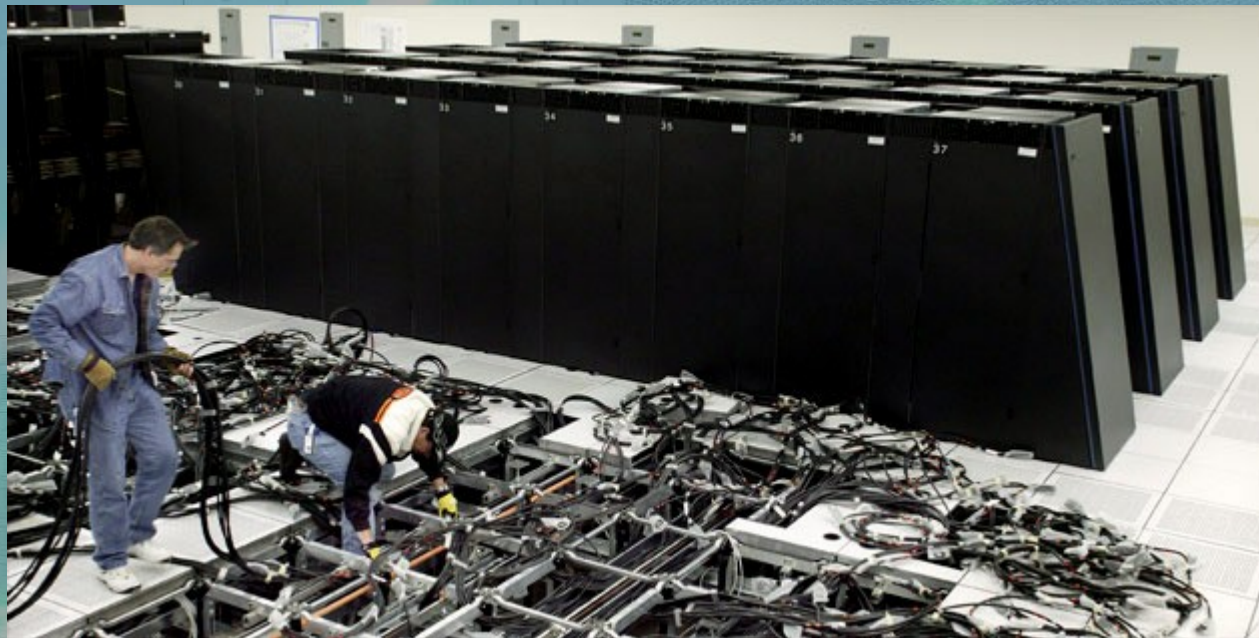


Primer procesador cuántico de estado sólido (2009)

3. SUPERCOMPUTADORES



Jaguar



Blue Gene

3. SUPERCOMPUTADORES



LUSITANIA

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

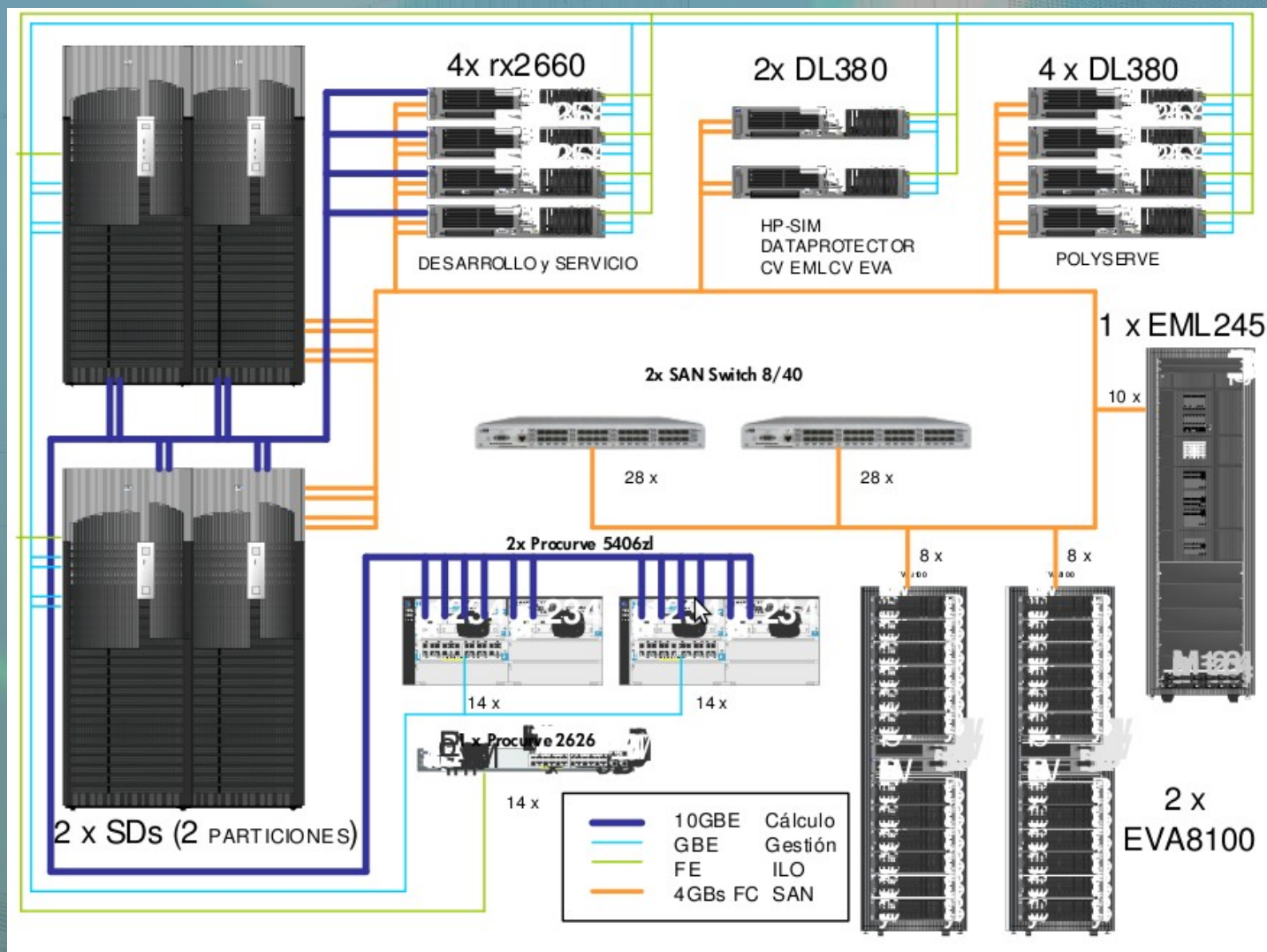
Trujillo, 11 Junio de 2012

3. SUPERCOMPUTADORES

2 HP integrity Superdomes sx2000

- 2 x (64 procesadores/128 cores):
 - Total 128 procesadores/256 cores
 - $2 \times 0,8192 = 1,63$ Teraflops pico.
- Itanium®2 Dual Core Montvale @ 1.6 GHz, 18 MB cache
- 768 GB de memoria principal
- 2x 1TB memoria en una imagen:
 - Total 2 TB memoria.
- 2x 40 x 146 GB SAS Disks = 11,68 TB de scratch
- SuSe Linux SLES 10
- Particiones:
 - Hasta 16 particiones físicas
 - Hasta 64 particiones virtuales PRM, WLM, IVM en HP-UX, gWLM multiSO





I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

3. SUPERCOMPUTADORES

Helios en Rokkasho (Japón)

- 1,5 Pflops
- Bull
- modelar las muchas preguntas fundamentales planteadas por la fusión nuclear:
 - comportamiento del plasma,
 - ultra alta temperatura del gas ionizado en campos magnéticos intensos
 - diseño de materiales que serán objeto de extremas fluctuaciones en la temperatura y partículas

3. SUPERCOMPUTADORES

Helios en Rokkasho (Japón)

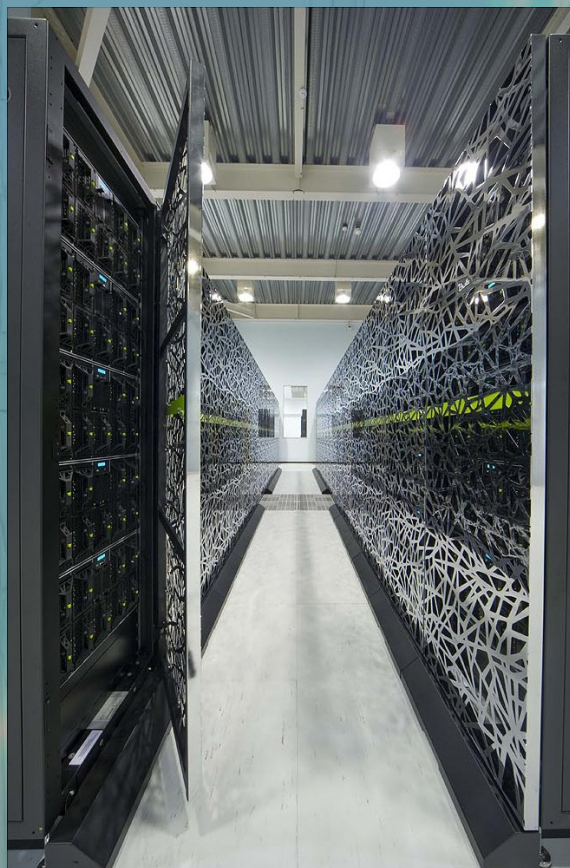
- 4.410 bullx ® B510 nodos de procesamiento dispuestos en una arquitectura de cluster
- 8.820 procesadores Intel ® Xeon ® E5-2600 procesadores, con un total de 70.560 núcleos de procesamiento
- Memoria de 280 terabytes y una alta velocidad

3. SUPERCOMPUTADORES

Helios en Rokkasho (Japón)

- Sistema de almacenamiento de 5,7 petabytes respaldado por un sistema de almacenamiento secundario diseñado para soportar hasta 50 petabytes
- Red de interconexión dentro de la agrupación se basa en InfiniBand ® Technology
- Para octubre 2012

3. SUPERCOMPUTADORES



Helios en Rokkasho (Japón)

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012 joseluis.gonzalez@cenits.es

3. SUPERCOMPUTADORES

Blue Waters National Center for Supercomputing Applications
National Science Foundation (NFS) University of Illinois

- Performance 11,7 Pflops y 1 Pflop de potencia de cómputo sostenida
- 25 Pbytes disco on-line(17.000) discos SATA
- 380 Pbytes cinta
- Cray sistema de ficheros Lustre con más de 1 Tbyte/s en backup

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

3. SUPERCOMPUTADORES

Blue Waters National Center for Supercomputing Applications
National Science Foundation (NFS) University of Illinois

- 235 Cray XE6 cabinas del supercomputador XK6 con 3.000 GPU_s NVIDIA
- 30 cabinas de una versión futura del Cray XK6
- 1,5 PB de memoria agregada por 190.000 memorias DIMMs
- 25 PB de disco usando sistemas Cray Sonexion storage systems

3. SUPERCOMPUTADORES

Blue Waters National Center for Supercomputing Applications
National Science Foundation (NFS) University of Illinois

- Ofrece 1TBps ancho de banda agregado sobre 40Gbps Ethernet
- 1 Pflop para gestionar la ciencia del mundo real y las aplicaciones de ingeniería. Junio 2012
- Ayuda a entender cómo ha evolucionado el mundo desde el Big Bang. Predice el curso de huracanes y tornados diseño de nuevos materiales a nivel atómico

3. SUPERCOMPUTADORES



Blue Waters (NCSA)

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

3. SUPERCOMPUTADORES

K (Kei, 10 cuadrillón en japonés 京 ?)

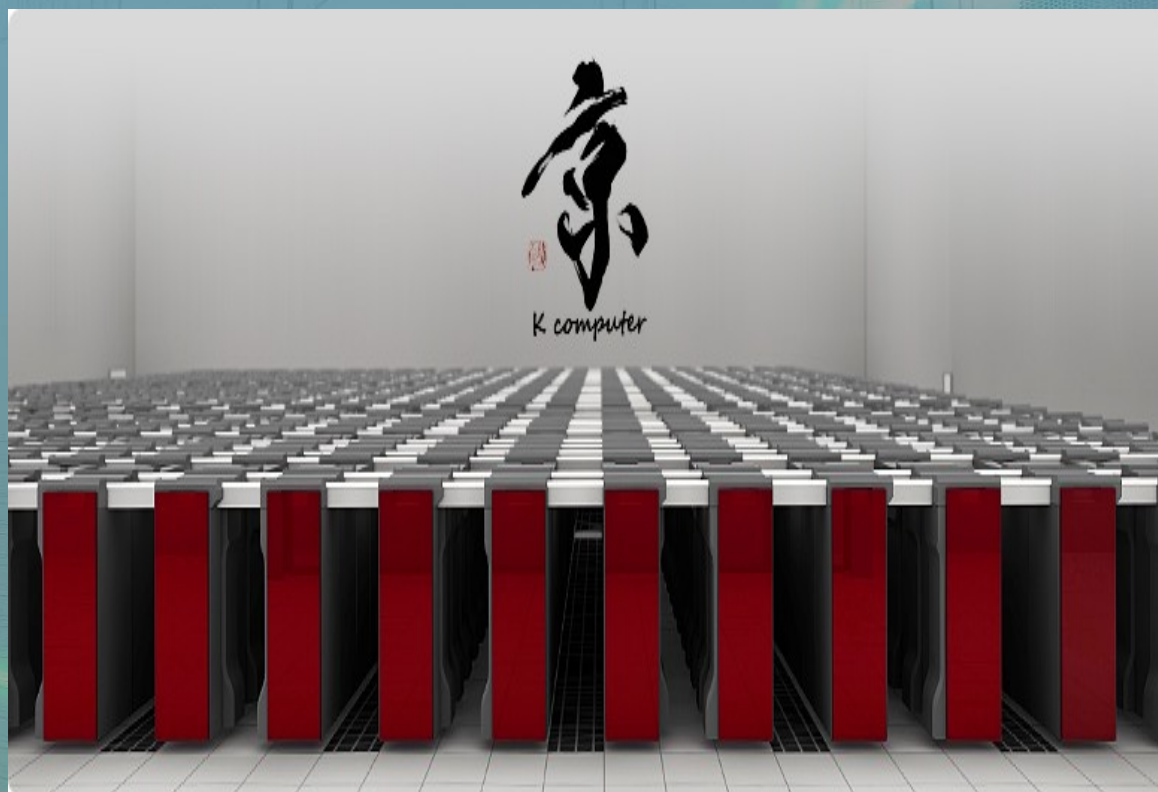
- 10,5 Pflops y el número dos 2,57 Pflops
- 705.000 cores capaces de funcionar a la vez
- Cada “armario” contiene 96 nodos de cómputo y cada nodo tiene un único procesador y 16 GB de memoria
- *Big Data* significa capacidad de manejar y gestionar grandes volúmenes de información a gran velocidad

3. SUPERCOMPUTADORES

K (Kei, 10 cuadrillón en japonés 京 ?)

- Predecir fenómenos naturales en tiempo récord o para construir un Fórmula 1 de manera virtual, simulando efectos atmosféricos, evitando los costes de construir un prototipo físico.
- Coste 1.000 millones de euros

3. SUPERCOMPUTADORES



Supercomputador K (Kei)

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- Primer procesador RISC comercial en 1993 (Advanced RISC Machine)
- RISC (Reduced Instruction Set Computer) tipo de microprocesador con las siguientes características fundamentales:
 - Instrucciones de tamaño fijo y presentadas en un reducido número de formatos
 - Sólo las instrucciones de carga y almacenamiento acceden a la memoria de datos
 - Disponibles gran número de registros de propósito general

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- Arquitectura de 32 bits desarrollada en 1983 por la empresa Acorn Computers Ltd para PCs (Acorn RISC Machine)
- Maneja sistema de instrucciones realmente simple lo que le permite ejecutar tareas con un mínimo consumo de energía
- Bajo consumo reto para los dispositivos móviles
- 4 bits superiores como código de condición, haciendo que cualquier instrucción pueda ser condicional

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- 1991 Apple y Acorn: ARM6 con 35.000 transistores, para primer PDA de Apple, el Apple Newton
- ARM8 dentro de calculadoras, GPS y dispositivos móviles
- Actualmente la mayoría de los dispositivos usan la familia Cortex de ARM. Presente en discos duros, juguetes, móviles y tabletas. Cerca 75% de los procesadores de 32 bits poseen este chip en su núcleo.

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- Chip ARM Cortex-A15 Cortex-A9, presente en el iPhone 4s
- *“La arquitectura ARM y no los chips x86 será el futuro del HPC”* Sumit Gupta (Director productos Nvidia)
- x86 reacciona más rápidamente a tareas impredecibles
- ARM más apropiado para aplicaciones que requieren el máximo rendimiento al consumo mínimo

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- Objetivo de la arquitectura ARM:
 - posibilitar la segmentación y el paralelismo en la ejecución de instrucciones
 - Reducir accesos a memoria
- Ejemplos: PowerPC, DEC Alpha, MIPS, ARM, etc

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- x.86 basado en CISC (*Complex Instruction Set Computing*) con soporte:
 - para instrucciones complejas,
 - simultáneas y
 - de ejecución más lenta,
 - pero que resultaban en códigos menores, por la simplificación de la estructura de programación recurrente
 - y menos E/S (disminuyendo necesidad de memoria)

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- RISC simplificación de las instrucciones para obtener máxima eficiencia por ciclo y puede hacer tareas menores con procesos más cortos.
- Considerada de alta complejidad con diferentes fases de procesamiento de datos:
 - Carga de informaciones
 - Decodificación
 - Asignación de memoria, etc.
- Incompatibilidad binaria de códigos para ambas arquitecturas

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- Logra alto desempeño, pero mayor consumo de energía y mayor espacio físico : incompatible con la movilidad
- Traslado de la idea al mundo de la computación
- Android y Chrome OS corren ya sobre ARM y ¿Windows 8?
- La alta eficiencia energética de ARM es mejor alternativa que x86 para HPC

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- UE Mont-Blanc BSC, proyecto de supercomputador con arquitectura híbrida CPSs Tegra 3 de ARM y GPUs de Nvidia para obtener eficiencia energética entre 2 y 5 veces mejor
- En las arquitecturas actuales las CPUs son las que más consumen (40% del total).
- Prototipo HPC de eficiencia energética con tecnología embebida
- Desarrollo de aplicaciones Exascale

4.- ARQUITECTURA ARM Y GPUS

Arquitectura ARM

- ARMv8 tendrá prototipos para empresas y usuarios en 2014
- x86 más apropiado para SO y ordenadores de sobremesa (muchísima atención a eventos tipo teclado, ratón, etc.)
- Proyectos para obtener rendimientos exascale con un 15-30% de energía menos
- HPC necesita plataformas que combinen las ventajas de los núcleos de procesamiento ARM con las de las GPU de CUDA

4.- ARQUITECTURA ARM Y GPUS

GPUs (Graphics Processing Unit)

- Copro dedicado al procesamiento de gráficos u operaciones de coma flotante, para aligerar la carga de trabajo de la CPU en aplicaciones como los videojuegos o aplicaciones 3D interactivas.
- Presentes en tarjetas gráficas con múltiples primitivas
- Especialmente diseñadas para aprovechar el procesamiento en paralelo y la segmentación usando el modelo Circulante en lugar de arquitectura von Neumann.
- 800 MHz frente a los 3-4 GHz de las CPU

4.- ARQUITECTURA ARM Y GPUS

GPUs (Graphics Processing Unit)

- Problema de la programación:

- Llamadas a la BIOS
- Lenguaje ensamblador
- API
- Lenguajes de alto nivel:
 - GLSL (OpenGL)
 - Cg (NVIDIA)

4.- ARQUITECTURA ARM Y GPUS

GPGPUs (General-Purpose Computing on Graphics Processing Units)

- Intento por aprovechar la potencialidad de cómputo de las GPU:
 - Bajo precio/capacidad de cómputo
 - Potencialidad de paralelización
 - Óptima para cálculos como flotante
 - Adecuadas para aplicaciones de perfil científico y simulación:
 - fluidos
 - clima

4.- ARQUITECTURA ARM Y GPUS

CPU GPU

- “*La mezcla entre CPU y GPU en servidores cambiará*”
- Arquitectura x86 está en la curva final de la ley de Moore:
 - limitaciones de consumo energético
 - difícil construir un servidor exascale usando exclusivamente tecnología x86
 - el servidor será muy grande y consumirá demasiada energía
 - limitaciones de escalabilidad

4.- ARQUITECTURA ARM Y GPUS

CPU GPU

- Finales 90 supercomputadores basados en chips propietarios
- Actualmente casi toda la HPC basada en x86:
 - Las GPU se están trasladando al segmento de la computación
 - Poco probable que las GPU reemplacen los microprocesadores
 - Difícil soportar SOs en un chip gráfico
 - Inicio de la computación heterogénea (arquitectura Fusión) pero no el cómputo por GPUs

5.- EFICIENCIA ENERGÉTICA

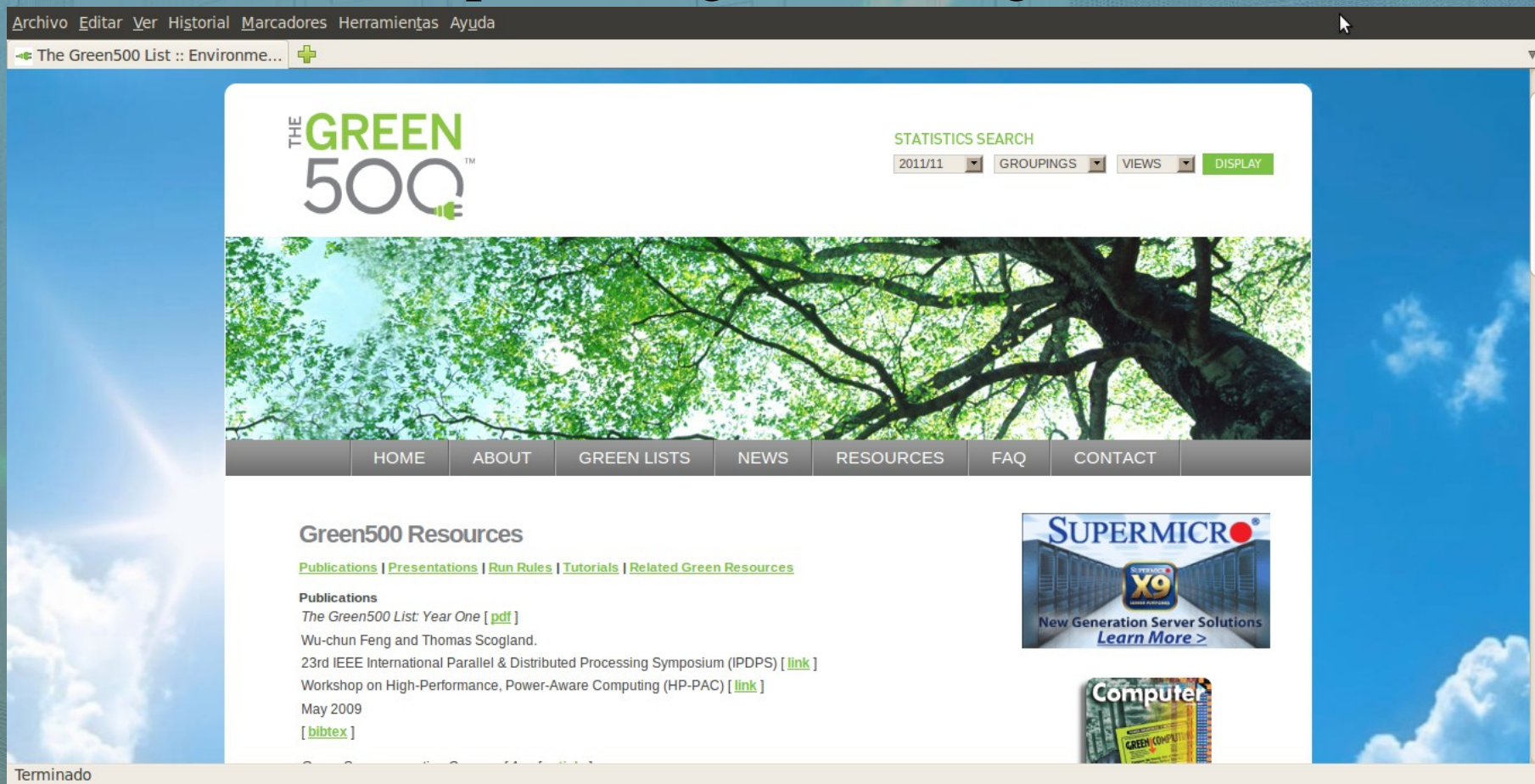
- PUE (Power Usage Effectiveness):
- Medida de la efectividad con que un CPD consume la potencia eléctrica.
- Específicamente, mide cuánta potencia es consumida por los equipos TI en relación al consumo de clima, alumbrado, UPS, etc.
- Relación entre la carga energética total del CPD respecto a la carga total para alimentar los equipos TI.

5.- EFICIENCIA ENERGÉTICA

- Desarrollado por el consorcio The Green IT,
- es el inverso del Data Center Infrastructure Efficiency (DCiE) que es:
 - el resultado, en porcentaje, de la operación inversa, es decir, qué porcentaje de energía es necesario para alimentar el equipamiento TI respecto al total de las instalaciones
- $PUE = \text{Potencia Total} / \text{Potencia Equipos TI}$; ideal=1

5.- EFICIENCIA ENERGÉTICA

<http://www.green500.org>

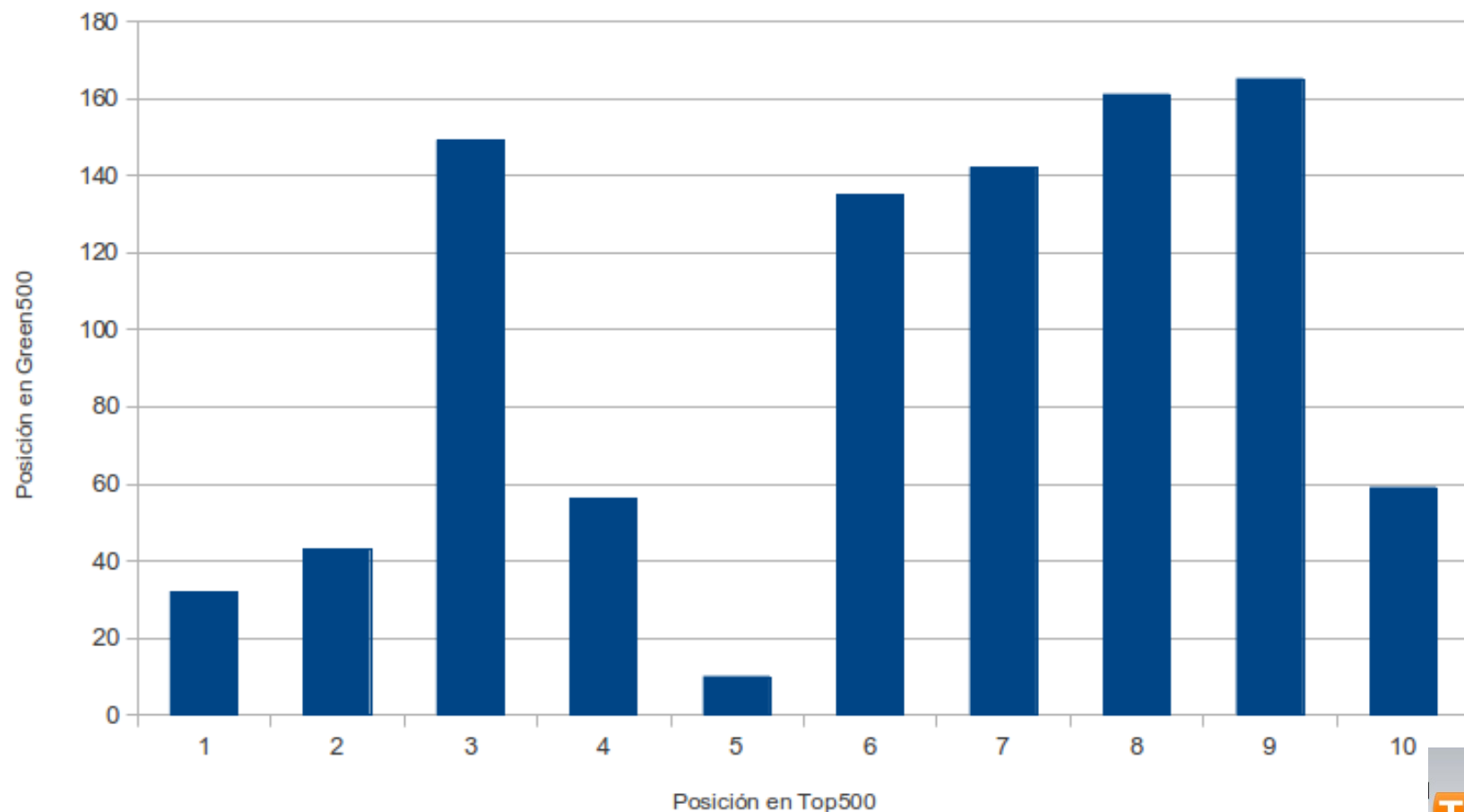


The screenshot shows the Green500 website interface. At the top, there is a navigation bar with links: Archivo, Editar, Ver, Historial, Marcadores, Herramientas, Ayuda. Below this is a search bar containing "The Green500 List :: Environme...". The main content area features the "THE GREEN 500" logo on the left and a "STATISTICS SEARCH" section on the right with dropdown menus for "2011/11", "GROUPINGS", "VIEWS", and a "DISPLAY" button. A large banner image of a tree is displayed below the logo. A navigation menu with links: HOME, ABOUT, GREEN LISTS, NEWS, RESOURCES, FAQ, CONTACT is positioned below the banner. The "Green500 Resources" section includes links for Publications, Presentations, Run Rules, Tutorials, and Related Green Resources. Under "Publications", it lists "The Green500 List: Year One [pdf]" by Wu-chun Feng and Thomas Scogland, and mentions the "23rd IEEE International Parallel & Distributed Processing Symposium (IPDPS)" and a "Workshop on High-Performance, Power-Aware Computing (HP-PAC)" with links to [link] and [bibtex]. On the right side, there are two advertisements: one for "SUPERMICR X9" and another for "Computer".

Terminado

THE GREEN
500™

Relación entre Top500 y Green500



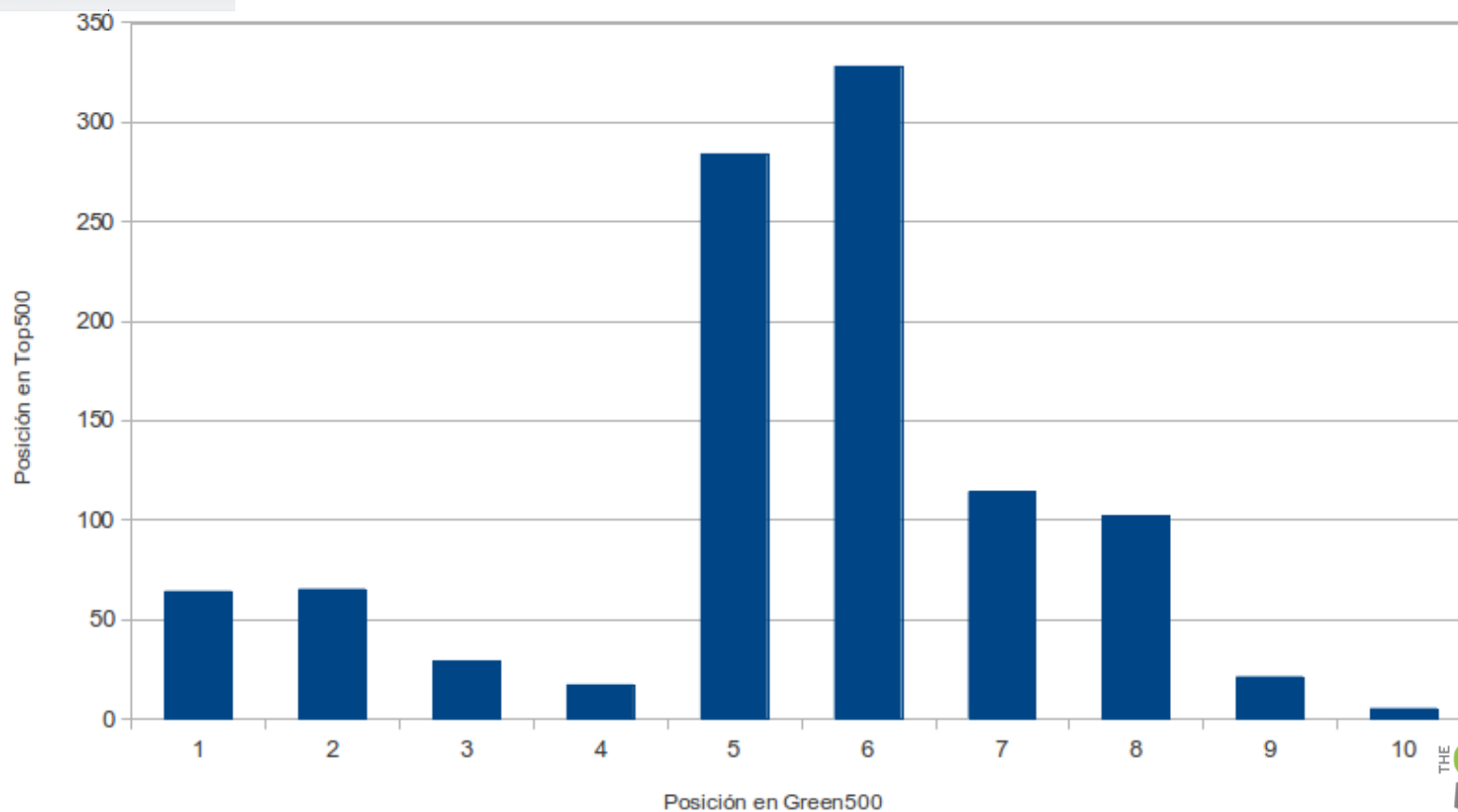
Potencia cómputo vs. eficiencia energética

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012



Relación entre Green500 y Top500

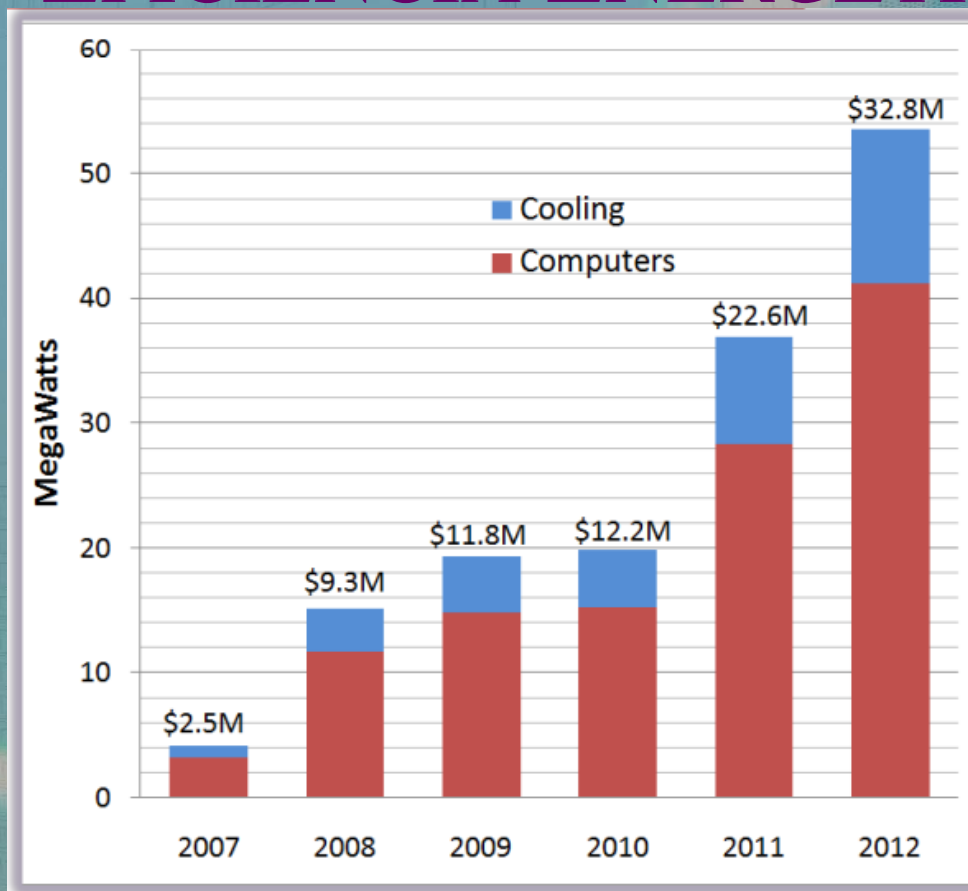


Eficiencia energética vs. potencia cómputo

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

5.- EFICIENCIA ENERGÉTICA



Proyección coste potencia

(fuente ORNL (Oak Ridge National Laboratory) USA

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

5.- EFICIENCIA ENERGÉTICA

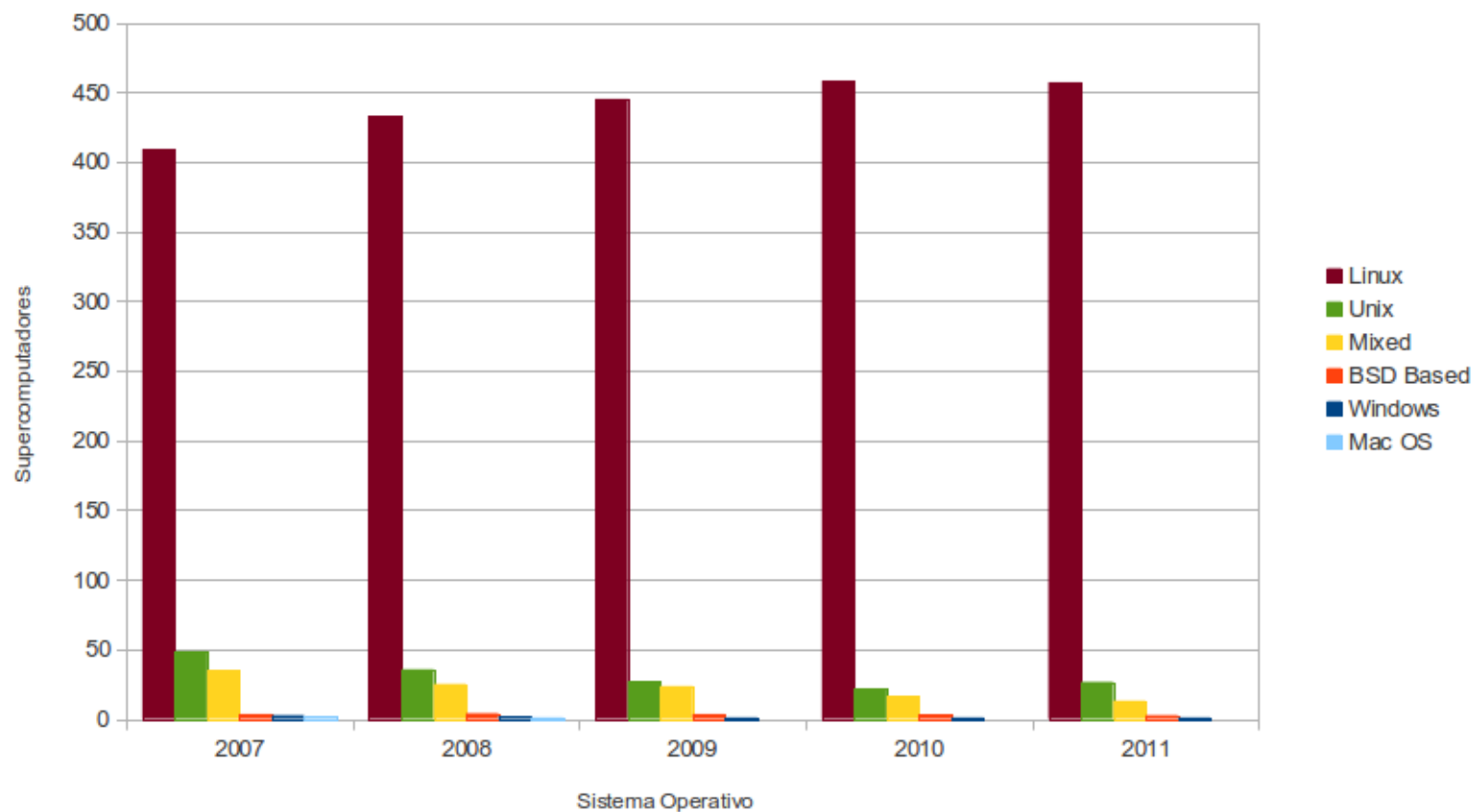
- Temas para el debate:
 - Temperaturas de salida y su medición
 - Freecooling directo e indirecto
 - Apagar equipos inactivos?
 - Refrigeración por agua o por aire
 - Pasillos fríos o calientes
 - Armarios densos
 - In-row
 - Optimización de código

6.- OPEN PETA/EXASCALE SOFTWARE

International Exascale Software Project (IESP)

- En los últimos 20 años: comunidad del SL ha hecho aportaciones clave al HPC:
 - Herramientas GNU
 - Linux
 - PAPI para Linux
 - MPI, MPICH
 - Librerías matemáticas: PLASMA, PETSc
 - Lenguajes: CoArray FORTRAN, UPC, Fortress
 - Largo etcétera

Evolución de Sistemas Operativos



Sistemas operativos Top500

I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

Trujillo, 11 Junio de 2012

6.- OPEN PETA/EXASCALE SOFTWARE

International Exascale Software Project (IESP)

- Pobre coordinación, planificación y débil integración de tecnologías.
- Explosión de nuevos modelos de paralelismo multicore, hardware y características:
 - Memoria transaccional
 - Ejecución especulativa
 - GPGPUs
- Modelo completamente descoordinado no ofrecerá el software necesario para computación peta/exascale en millones de cores

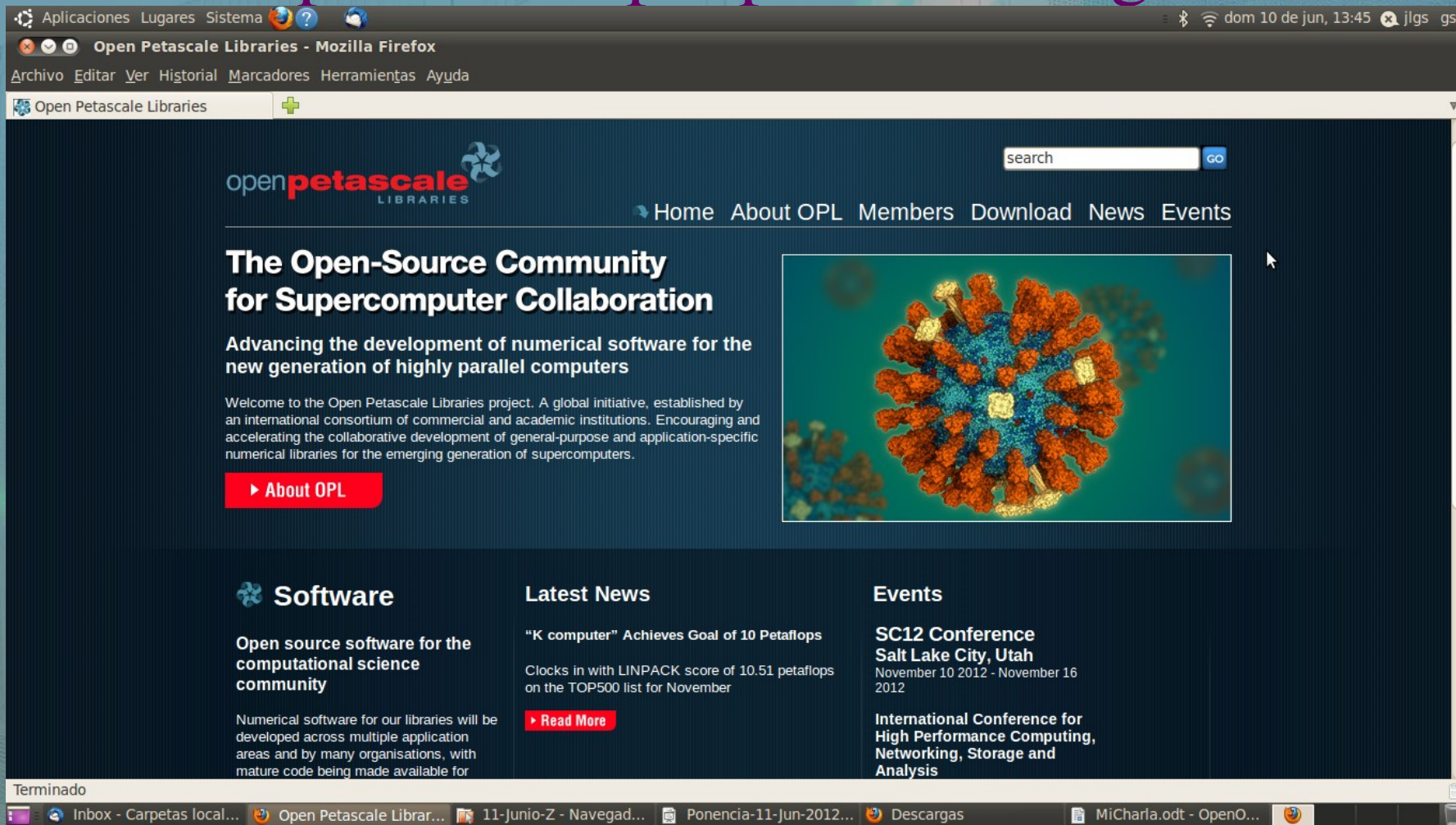
6.- OPEN PETA/EXASCALE SOFTWARE

Open Petascale Libraries (OPL)

RETO: diseñar el software necesario para computación
peta/exascale

- Desarrollo de software numérico para ordenadores altamente paralelos.
- Repositorio de código fuente y binario para enlazar los científicos computacionales con la comunidad software libre
- OPL promueve intercambio abierto de ideas y el desarrollo colaborativo de librerías numéricas de aplicación específica y propósito general

<http://www.openpetascale.org/>



Aplicaciones Lugares Sistema

Open Petascale Libraries - Mozilla Firefox

Archivo Editar Ver Historial Marcadores Herramientas Ayuda

Open Petascale Libraries

search go

Home About OPL Members Download News Events

The Open-Source Community for Supercomputer Collaboration

Advancing the development of numerical software for the new generation of highly parallel computers

Welcome to the Open Petascale Libraries project. A global initiative, established by an international consortium of commercial and academic institutions. Encouraging and accelerating the collaborative development of general-purpose and application-specific numerical libraries for the emerging generation of supercomputers.

► About OPL

Software

Open source software for the computational science community

Numerical software for our libraries will be developed across multiple application areas and by many organisations, with mature code being made available for

Latest News

"K computer" Achieves Goal of 10 Petaflops

Clocks in with LINPACK score of 10.51 petaflops on the TOP500 list for November

► Read More

Events

SC12 Conference
Salt Lake City, Utah
November 10 2012 - November 16 2012

International Conference for High Performance Computing, Networking, Storage and Analysis

Terminado

Inbox - Carpetas local... Open Petascale Librar... 11-Junio-Z - Navegad... Ponencia-11-Jun-2012... Descargas MiCharla.odt - OpenO...

7.- CONCLUSIONES

- No disponemos de los modelos de programación que hemos tenido en el pasado
- Datos dinámicos: Modelos de programación fork-joined ineficientes en actuales arquitecturas HPC en que se debe acceder y direccionar muchos más datos
- Tolerancia a fallos: equipos con cientos, miles (millones pronto) de procesadores pero no es posible direccionar los fallos de un procesador, core o thread de ejecución.

7.- CONCLUSIONES

- MPI es el modelo de ejecución, no tiene mecanismos de recuperación de fallos y si aparecen la aplicación casca. Necesarios mecanismos para recuperarse de los fallos.
- Evitación de las necesidades de comunicaciones: necesarios algoritmos para minimizar la comunicación (de complejidad elevada) entre los componentes de los sistemas

7.- CONCLUSIONES

- Actualmente Petascale, corto plazo Exascale con entre 10 millones y 100 millones de elementos de procesamiento.
- Almacenamiento 3D en máquinas de almacenamiento de memoria
- Interconexión óptica dentro y fuera de los sistemas
- Entre 10-100 Pbytes de memoria principal y buses ópticos

7.- CONCLUSIONES

- Factor limitante: volumen de electricidad necesario para calentar y enfriar estos supercomputadores
- Reinterpretar ley de Moore: No se dobla el número de circuitos en un chip, sino doblar el número de hilos de ejecución cada dos años. Preverlo en el desarrollo de software
- 1.000.000 de hilos de ejecución concurrentes gestionados con programación de los 60 (C, Fortran) que usan MPI para el paso de mensajes que no darán el nivel de productividad necesario cuando se alcancen los niveles de computación Exascale.



I JORNADA DE COMPUTACIÓN DISTRIBUIDA INTELIGENTE Y SISTEMAS COMPLEJOS

NUEVAS TENDENCIAS EN HPC

Trujillo, 11 Junio de 2012
joseluis.gonzalez@cenits.es